

製作を始める前にお読みください

この基板は、シングルバンドのSSBトランシーバー用のベースボードとして製作しました。
部品定数などを、ご自身の希望するバンドに合わせて変更することで、ベストマッチのリグを製作することができますので挑戦してみてください。
ラジオ代わりに、受信部だけを組み立てておくのも面白いと思います。
いくつかの注意点はありますが、全体の製作レベルとしては、それほどハードルは高く無いと考えて良いでしょう。

1 受信部の製作について

受信部については、受信音が最大となるように各部を調整するだけで、ほぼ完成できますので、特別な測定器具が無くても製作ができるでしょう。

回路構成は、高1中2の受信機となっています。

ノイズリダクション機能などの高級な回路は兼ね備えていませんが、うまく調整されると、ほとんどストレス無く聞こえると思います。

既成のリグと聞き比べてみても、それほど引けをとりませんのでお試しください。

このボードは、IFTを巻き終わってしまえばラジオキット感覚で製作が進むはずですが、

IFTにFCZコイルを使用される場合は、ゲインオーバーによる異常発振対策を施す必要があるかもしれません。コイルのQが高い場合は、FETのソース側の抵抗値を大きくしてゲインを下げるか、Qダンブ抵抗値を増減して見るなどして対応します。

今回の試作では、手巻きしたIFTコイルを使用していますので、FCZコイルの使用については未検証です。

受信部のQダンブ抵抗は、T4のR5(3k3)とT5のR5(3k3)です。

4.7k 程度迄の抵抗値を取り付け、装着の前後で受信音などの変化を確認して適正値を探ってください。

抵抗値を装着するとゲインは多少下がりますが、安定した動作を確保できるようになりますので状況に応じて対処してください。ゲインが低すぎる場合は、様子を見ながら抵抗値を小さくしてみると良いでしょう。

送信部のQダンブ抵抗は、T9のR43(3k3)です。

2 送信部の製作について

送信部の調整には、ダミーロード、パワー計、オシロスコープ、ツートーン発振器などと、目的の周波数に対応した受信機が必要となります。今回の製作例では、8.7MHzと21.2MHz付近で調整します。

パワー計を用いた出力レベルの高低による調整だけでは、その適否を判断できないので、最低限の測定器を用意する必要があります。

オシロスコープを用意されると、異常発振などの状況を目視できるので、一番頼りになる測定器となるはずです。

また、ゼネカバ受信機をお持ちであれば、SSBジェネレータ部が完成した時点で、部分的な送信テストが可能になるので、とても便利です。全体を組み上げる前に、自分の声などをモニターできると、初期の段階で異常の有無をチェックできます。

高級なゼネカバ受信機の代わりとして、CYTECのページに紹介されている「SSBモニター」が活用できます。ホームページに、製作データが公開されていますので、それらを参考に一台ご用意されるのもお勧めです。

3 PCBの製作について

PCBの試作には片面基板を使用しましたが、パターン図は、両面基板化が可能なように描いています。両面基板にするとグランド面が広くなり、高周波を扱う上でとても有利になります。

片面基板で製作される場合は、グランド面が途切れていないかチェックしてください。

基板原稿には、部品面の配線をジャンパー線で接続できるように予備孔を用意してありますので、片面基板で製作される場合に活用してください。

また、送信回路終段部のファイナルトランジスタ電源を5Vに変更可能なように三端子Regの取り付け穴を用意しています。今回の製作例では12Vとしましたので、Reg部をジャンパー線でジャンプさせて接続しています。

4 VFOの選定について

CYTECのページで紹介されているPIC-VとAFC-VFOの組み合わせが良いでしょう。製作データと共に開発ソフトも公開されています。

これは、バリキャップダイオードを使用したアナログVFOですが、バリコンの代わりにロータリーエンコーダと組み合わせてデジタルVFOのように制御するものです。

また、LCD表示器に周波数カウンター表示とSメーター機能を取り込んでいますので、ケースへの実装時に表面パネル面をスッキリ収めることができます。

可変幅調整のしやすさ改善方法

オリジナル基板に小型のトリマコンデンサ(30pF程度)を1ヶ追加すると、発振帯域幅の調整をしやすくなることが解りましたので、チョッと手を加えて活用しています。特別な改造なしに、バリコン接続側の基板上のコンデンサ挿入穴を利用して取り付けられています。

これにより、装着した2つのトリマで帯域幅と上限周波数の設定が可能になります。

FINEチューニングもどきとしての活用方法

AFC-VFOのステップ幅は、ロータリーエンコーダとプログラムの分解能の関係から限界があるようですし、発振させる周波数帯が高くなるにしたがって広がりますので、補完機能を持たせるものです。

FINE用のVFOをもう一台設置して併用する方法が紹介されていますが、今回は、PIC-V

Cとバリキャップユニットの間に100k 程度のVRを取り付けて、ロータリーエンコーダのワンクリックで変化する周波数の間を補完させ、FINE-TUNING並みに動作させてみました。

≡ VFO発振回路定数設計 TOOL Ver1.5 by CYTEC

<< CYTEC VFO発振回路定数設計ソフト >>

cytec

表示されている値をクリアしてから、数値を入力して下さい。

(1) VFO発振周波数 下限、上限 [MHz] = 124 から 126

VFOの可変幅は = 199 KHz

(2) 使用バリコンVC 最小、最大 [pF] = 0 から 20

☒ バリコンに直列にCv[pF]をいれる 10 [pF] VC確定する

●バリコンに直列にCを入れた場合のバリコンの容量は 0 [pF] 6 [pF]

(3) 発振回路のコンデンサの値を入力してください。

(a) 結合コンデンサ Cc [pF] = 100

(b) B-E間コンデンサ C1 [pF] = 100

(c) E-GND間コンデンサ C2 [pF] = 100

●発振回路の合成容量は 33 [pF]

計算ボタン

●計算結果●

●固定コンデンサ Cfixの値 151 [pF]

●発振回路のコイル Lの値 0.868000 [uH]

(4) 発振コイルと出力コイルの巻き数を求めます。

●使用するコアを選択してください。

☐ T37 #2(赤) ☒ T37 #6(黄)

●出力コイルの同調容量を設定してください。 47 [pF]

巻き数を求めます 電卓を使う

●使用するコアは T37 #6(黄)

●発振回路コイルは、 17.009801 [巻き]

●出力コイルは、 33.665016 [巻き]

もう一度 終了

今回使用したVFOは、CYTECで公開されているAFC-VFOの設計ソフトを活用して製作しました。

左図の計算結果を基に組み上げたところ、希望どおりの動作範囲にピッタリ収まりました。

もう少し巻き数を減らして、同調容量を上げたほうが良かったかもしれませんが、特に問題なく動作しています。

5 ラダー型クリスタルフィルターについて

ベースボードには 8 ポール型に対応した取り付け穴がありますが、手持ち部品の関係などで全数を使用しない場合は、中央付近のポール部分をジャンパーしてご使用ください。

今回の試作に使用している小型(12-USタイプ)のクリスタルでは、インピーダンス整合用の抵抗が1.2k となりました。使用上は支障を感じていませんが、この部分でインピーダンスが高いのは必ずしも良いものではありません。トランスで受けてイーダンスマッチングをとったほうが良いと思いますが、今回は抵抗で受ける簡素化タイプを採用しています。

できれば整合用の抵抗が1k 以下となるクリスタルを選択したいものです。

フィルターの帯域測定には、スペクトラムアナライザーが必要ですが、とても高価な測定器です。私は、以前製作したFRMS-2を活用して概ねの見当をつけています。

IFTコイルの同調特性を知ることなどもできますので、自作の際に多用しています。

2008.12.20 JH8LDW/篠原